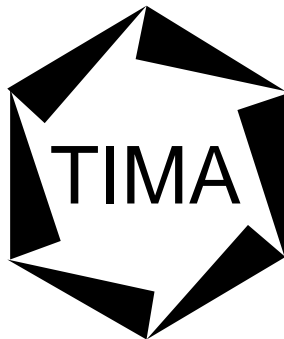


Circuits VLSI programmables

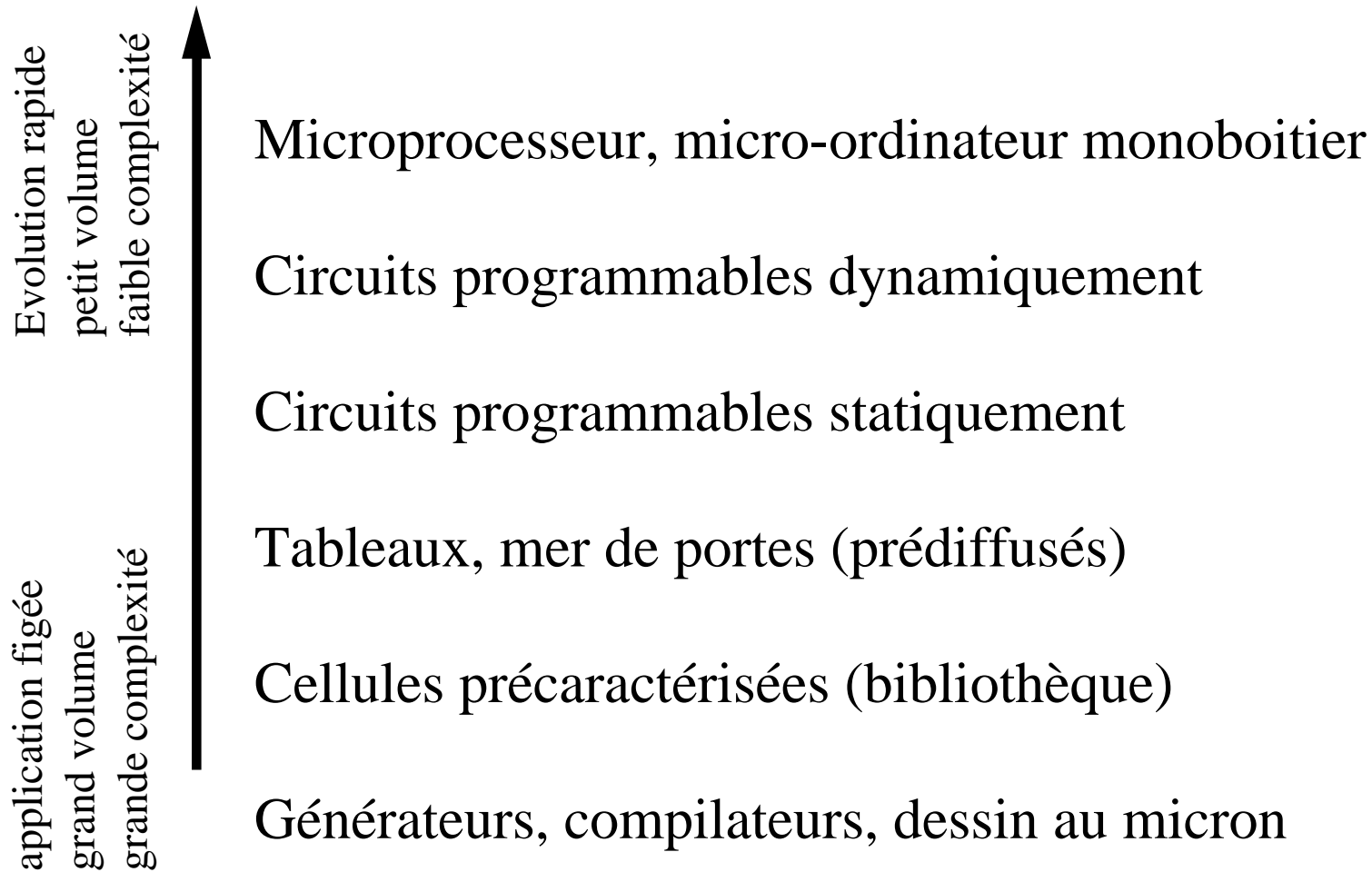
Alain GUYOT

TIMA



Techniques de l'Informatique et de la Microélectronique
pour l'Architecture. Unité associée au C.N.R.S. n° B0706

Du Micro au Micron



Circuits ASIC

une application
un client \Rightarrow pas de spécifications publiques \Rightarrow un fabricant

une application
plusieurs clients \Rightarrow des spécifications publiques \Rightarrow plusieurs fabricants

24% du marché mondial des IC en 1992 (13 000 M\$)

Styles:

Tableau logique programmable

Prédiffusé

Précaractérisé

Généré ou Compilé

"fait main" full custom

} mélangé

Plan

PLA

Prédifusés

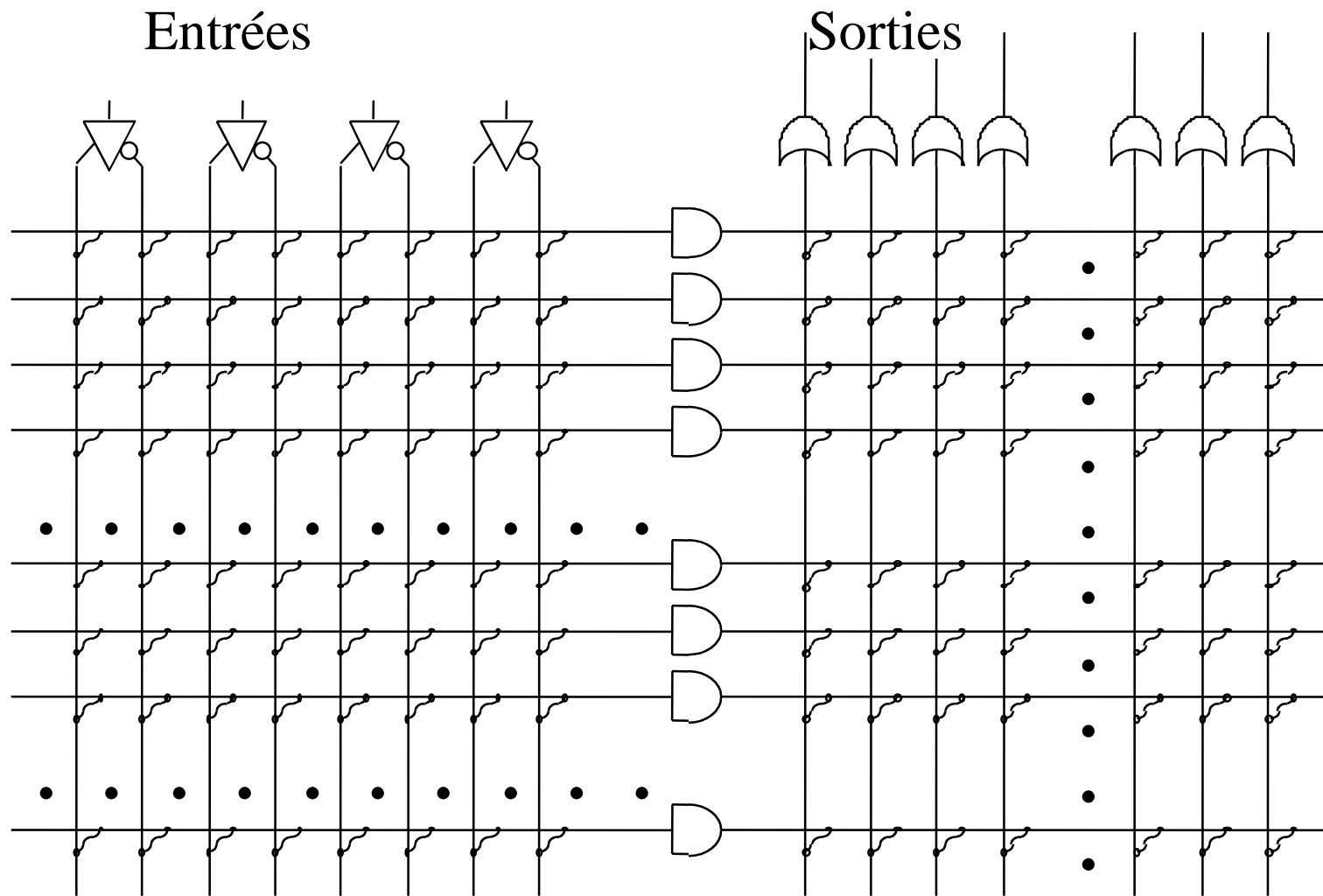
Précaractérisés

Générés/Compilés

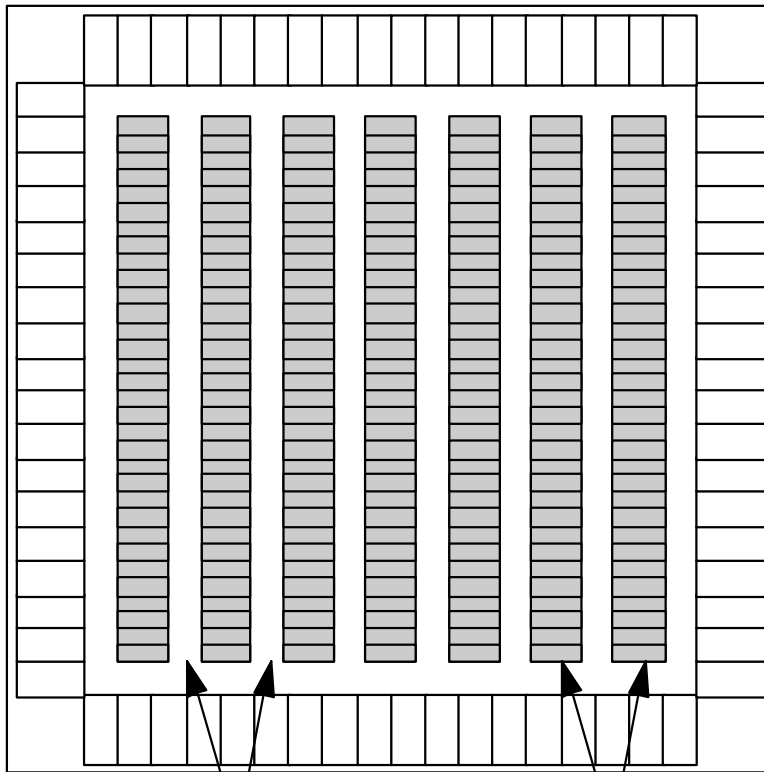
Programmables dynamiquement

Comparaison

Pla à fusible



Circuits prédifusés

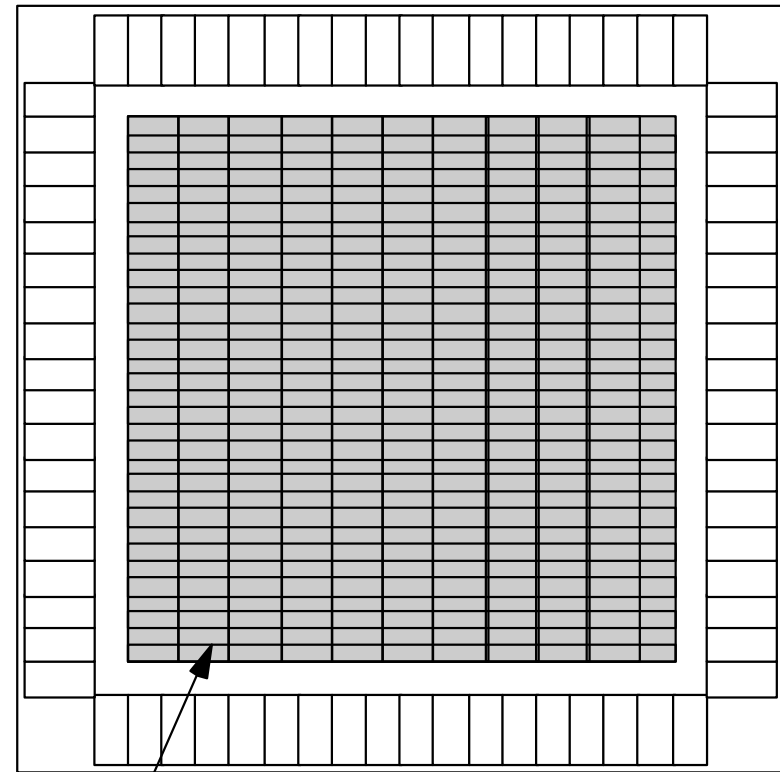


Canaux de routage

Colonnes de portes

Tableau de portes

Programmation par métallisation



Mer de portes

Mer ou Océan de portes

Programmation par contacts puis métallisation

Circuits programmables 6

Circuits prédiffusés (2)

≥ 90% des ASICs

Utilisation d'une bibliothèque de cellules

Placement et routage automatique

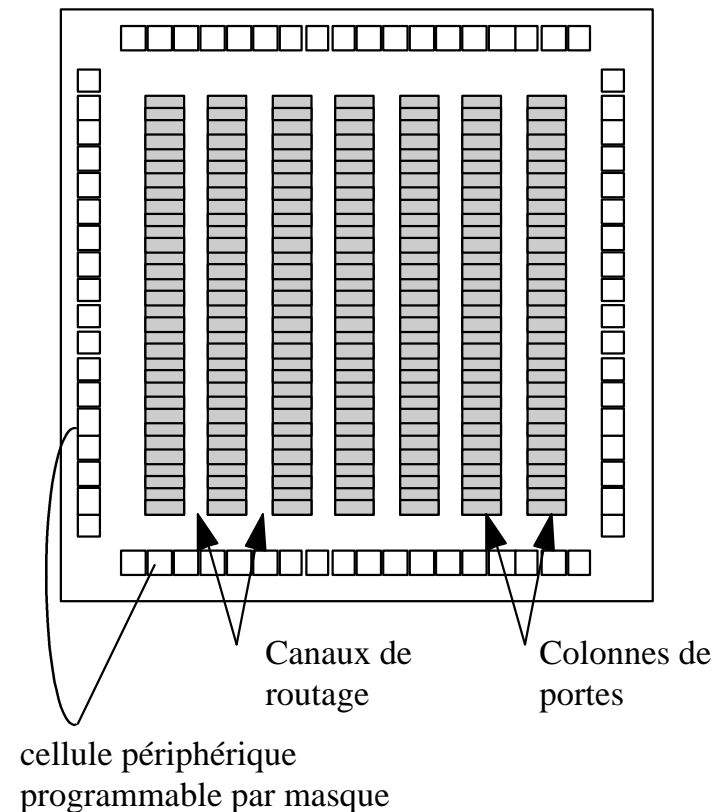
Personnalisation par métallisation

1 à 3 niveaux de métallisation

Transistors à emplacement fixe

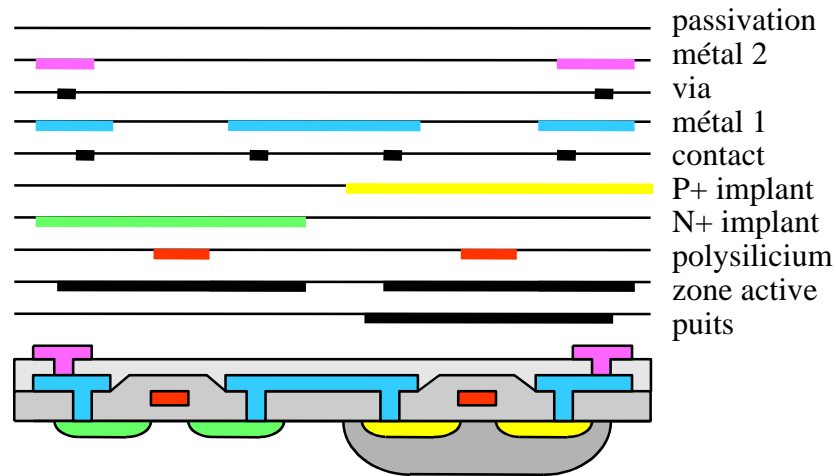
Transistors de taille fixe

Pour circuits
de faible ou moyenne complexité
de petite série
non critique en vitesse

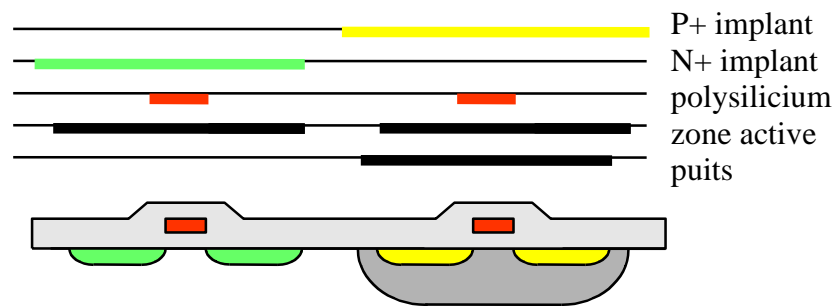


Fabrication de prédiffusés

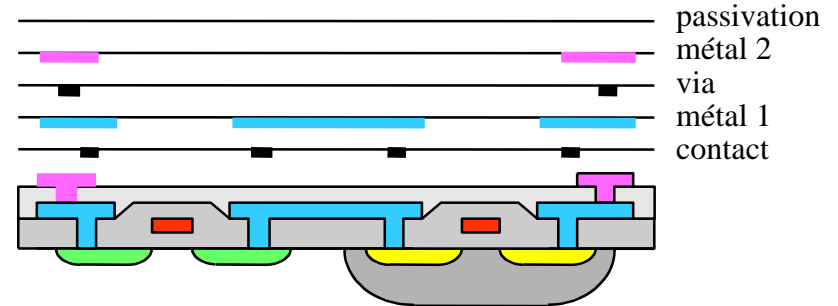
circuit entièrement dédié



phase de préparation



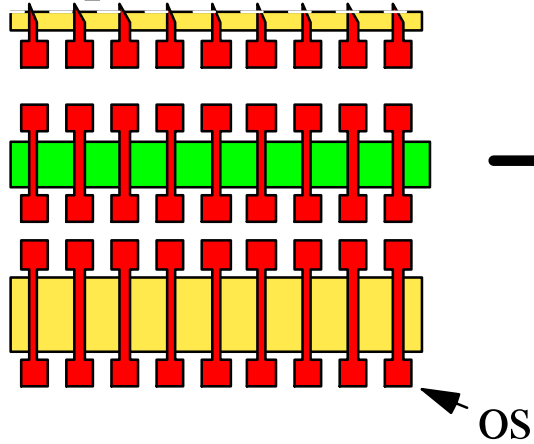
phase d'ajustement à l'application



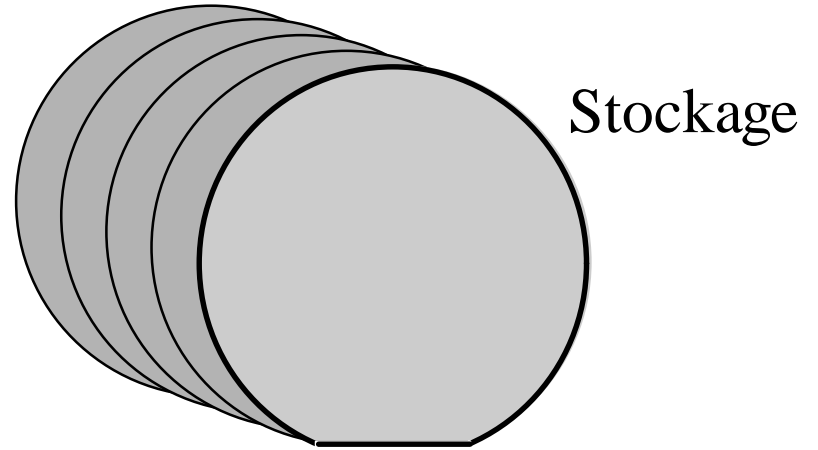
Circuits programmables 8

Fabrication de prédiffusés (2)

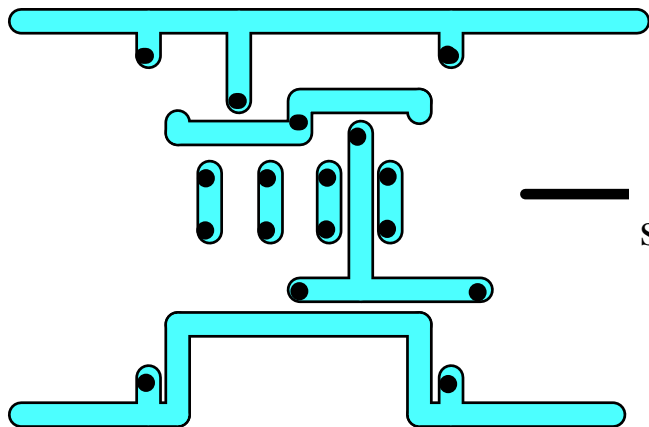
Préparation



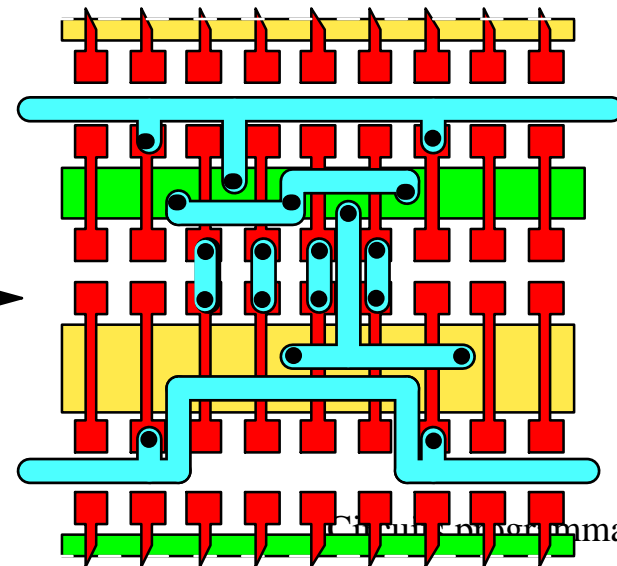
Masques standard



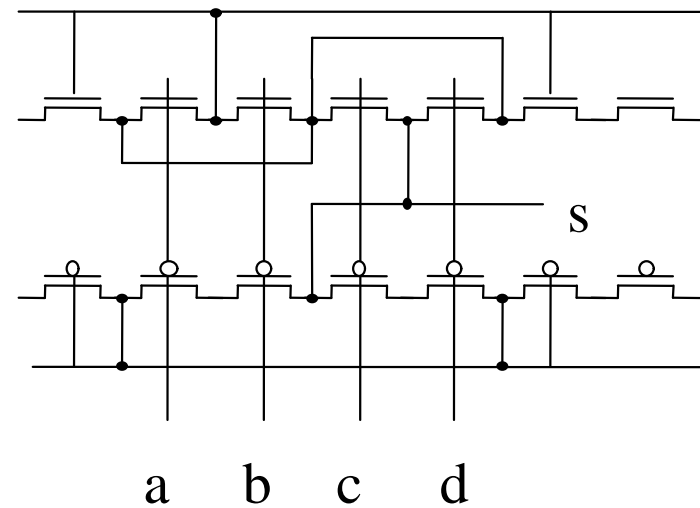
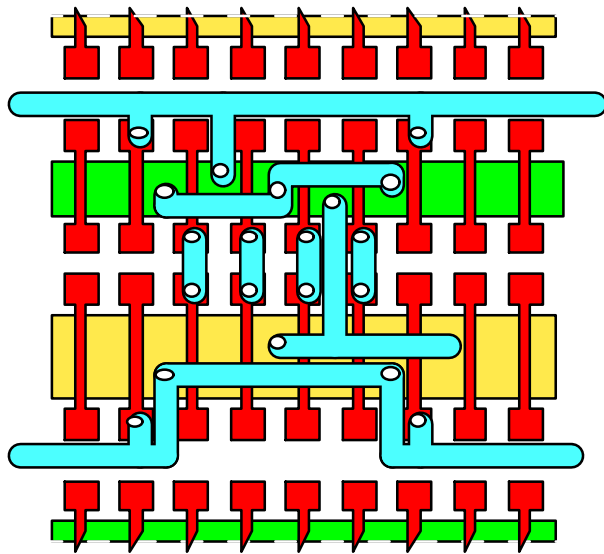
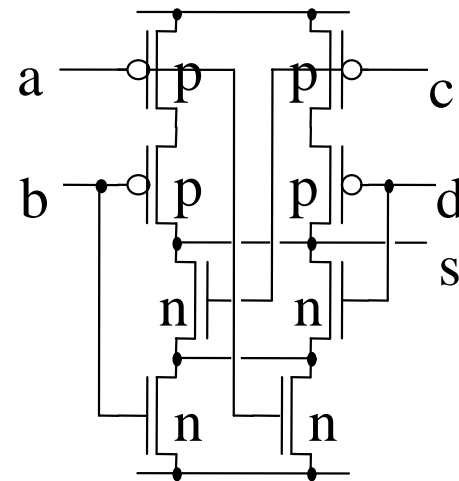
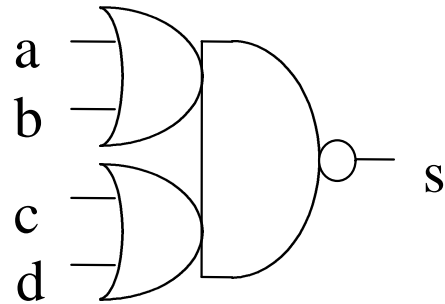
Personnalisation



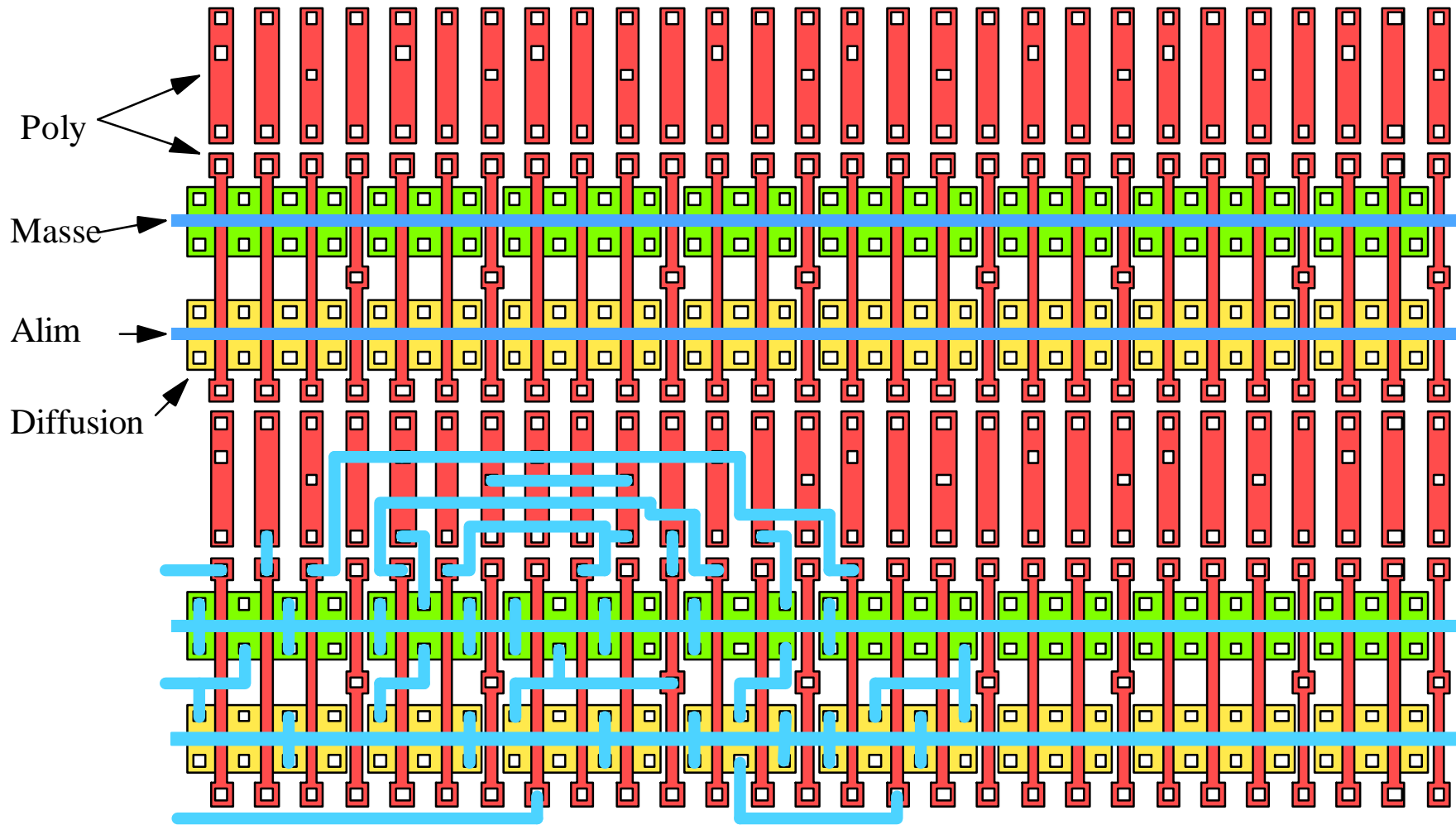
Masques spécifiques



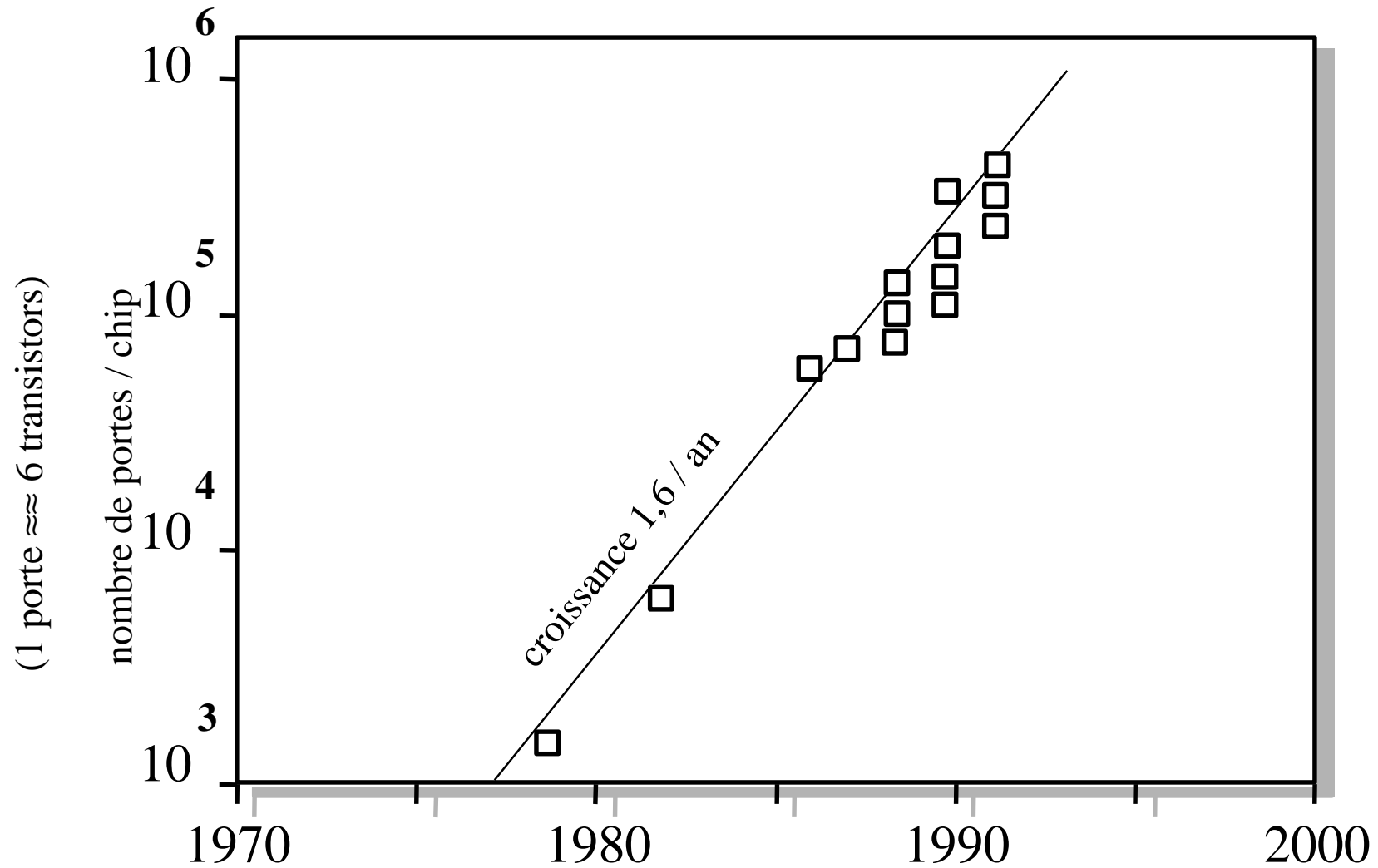
Exemple de fonction



Connexion de plusieurs portes



Tendance de complexité des prédiffusés



Circuits précaractérisés

Utilisation d'une bibliothèque de cellules

Transistors dimensionnés pour le pire cas

Interconnexions dans canaux de routage

Cellules assemblées en bande

Placement et routage automatique

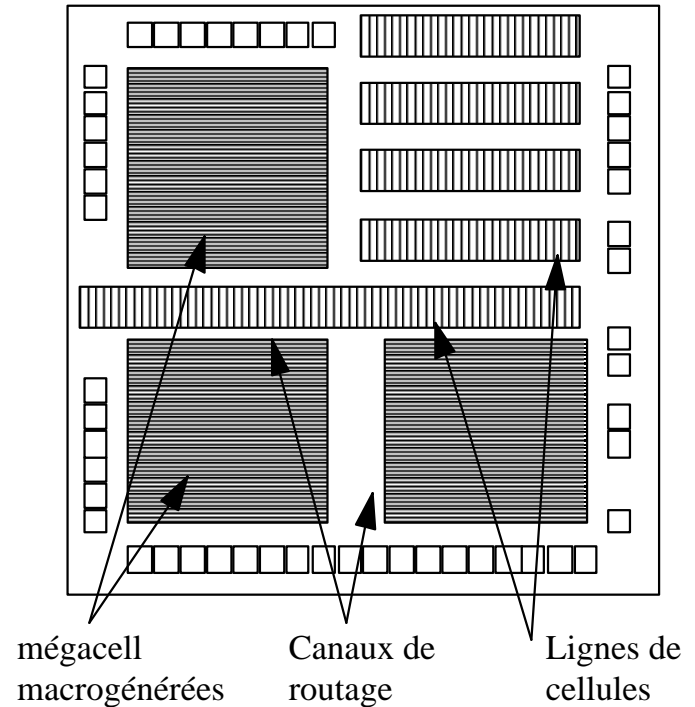
Mélange avec macrocell ou full custom

Pour circuits

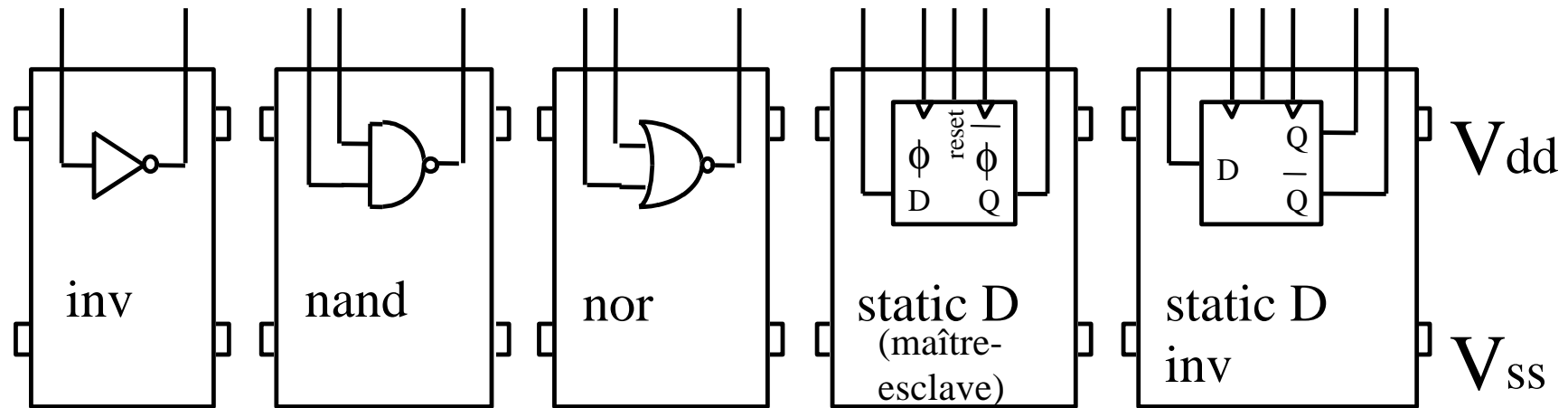
moyenne complexité

de moyenne série (surface non optimisée)

non critique en vitesse

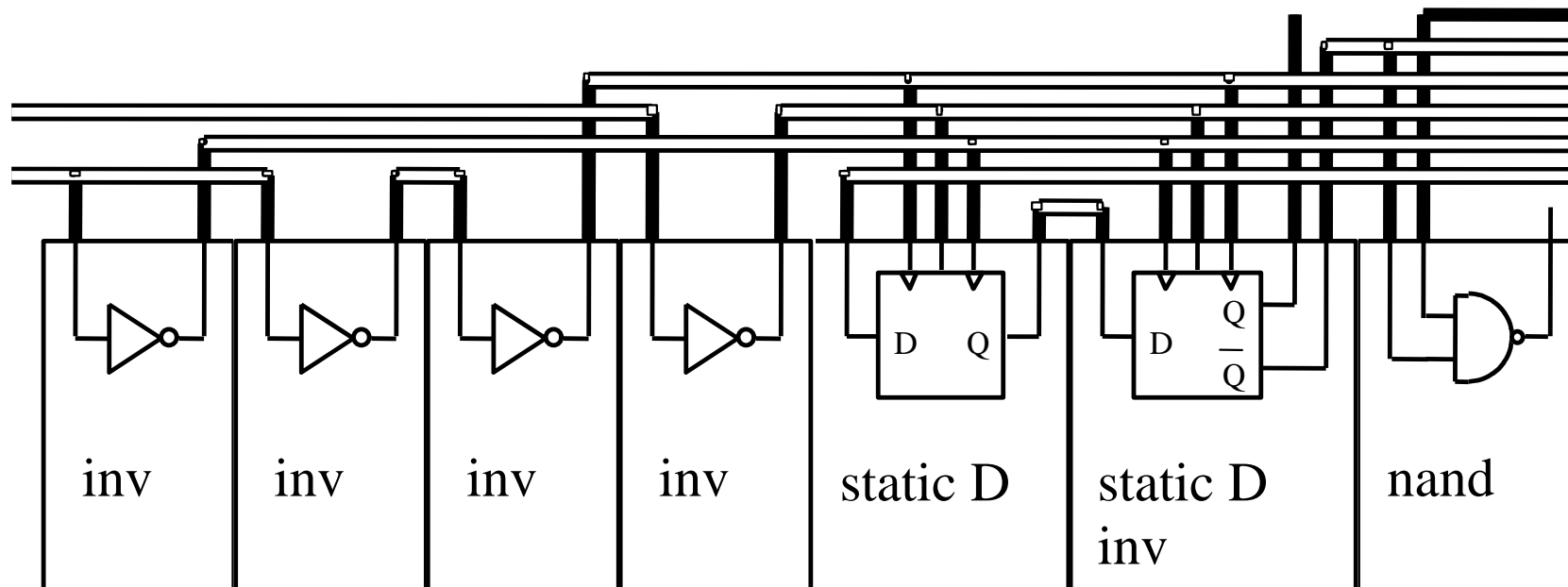


Bibliothèque de fonctions précaractérisées



La bibliothèque ES2 1,5 μ contient entre autres:
inverseur,buffer,nand, and, nor, nor, xnor, xor, or-nand, and-nor,
multiplexeur, 3-états, additionneur 2 bits cascadable, D flip-flop
(maître esclave), D latch, avec set, reset ou les deux

Exemple d'assemblage



Famille de circuits programmables

Circuits à structure de PAL	PAL
Circuit à structure de PLA	PLA, PLS (Programmable Logic Array)
Circuits à plusieurs tableaux	PLM (Programmable Macro Logic)
Circuits microprogrammés	PROSE (AMD), EPS (Altera)
Circuits à matrice partitionnée	EP, MAX (Altera) CAL (Algotronix)
Circuit à tableau de cellules	LCA, FPGA (Xilinx)

Famille de circuits programmables (2)

PLDs, PALs, EPLDs

< 2K portes

tableaux de portes ET/OU programmables

programmés par EPROM, fusible ou antifusible

Gate Array programmable

< 5K portes

interconnexions programmées

programmé par SRAM, EPROM ou fusible

blocs pré-définis

Gate Array, Mer de Portes

<150 portes

personnalisées par interconnexions (métal + contacts)

Circuits programmable

Réseau régulier de fonctions
élémentaires

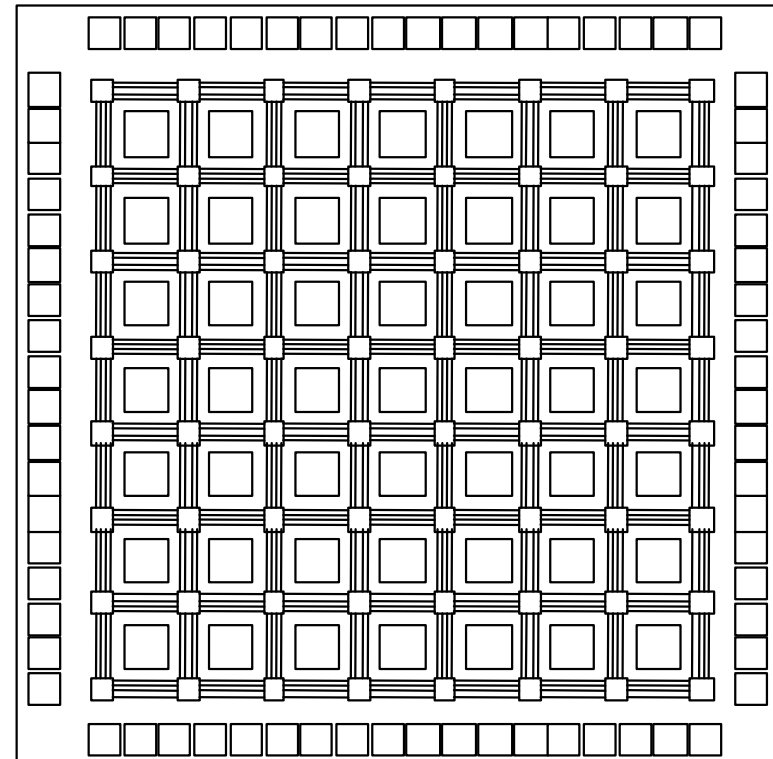
Fonction de chaque cellule
programmable

Connexions des cellules
programmable

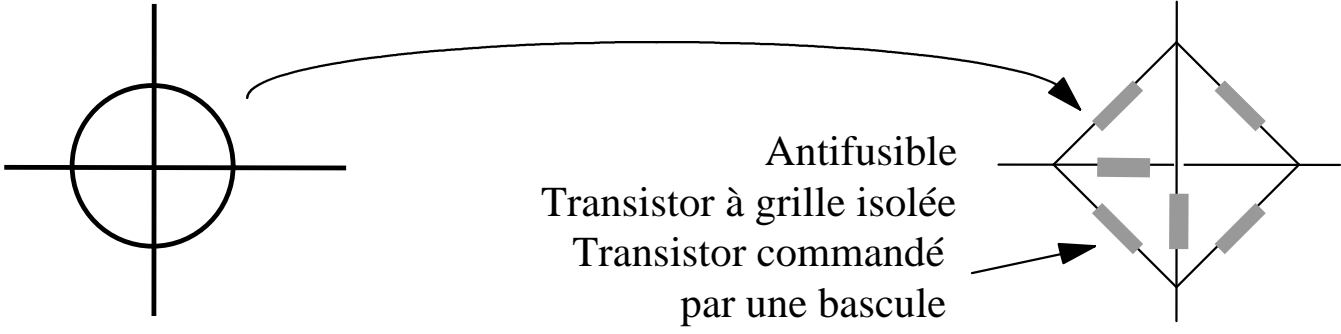
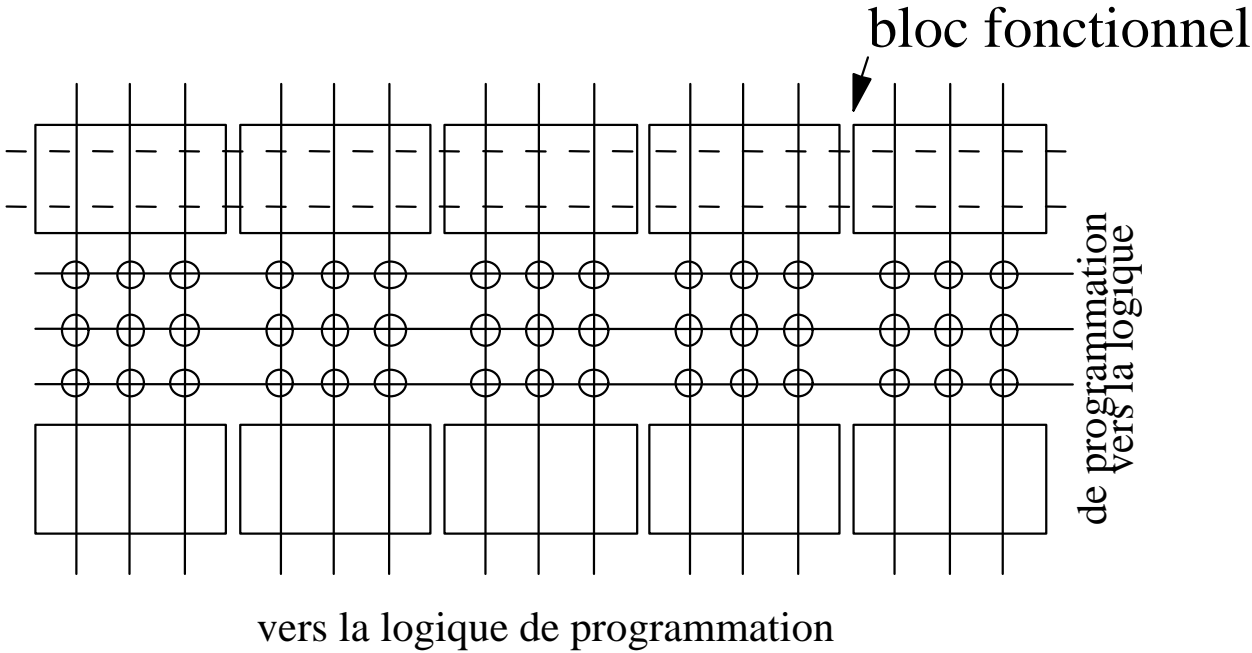
Chargement du programme à
la mise sous tension

Programmation chargé dans
bascules statiques réparties

Possibilité de programmation non volatile

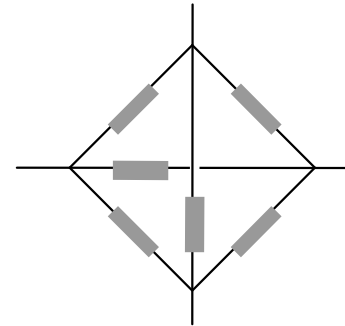


Field Programmable Gate Array

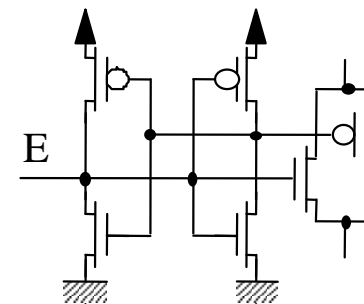
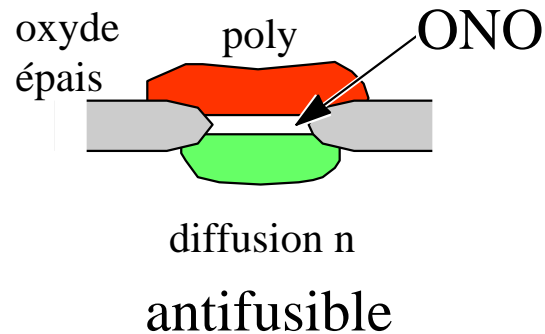


Programmation

Antifusible
Transistor à grille isolée
Transmission commandée
par une bascule

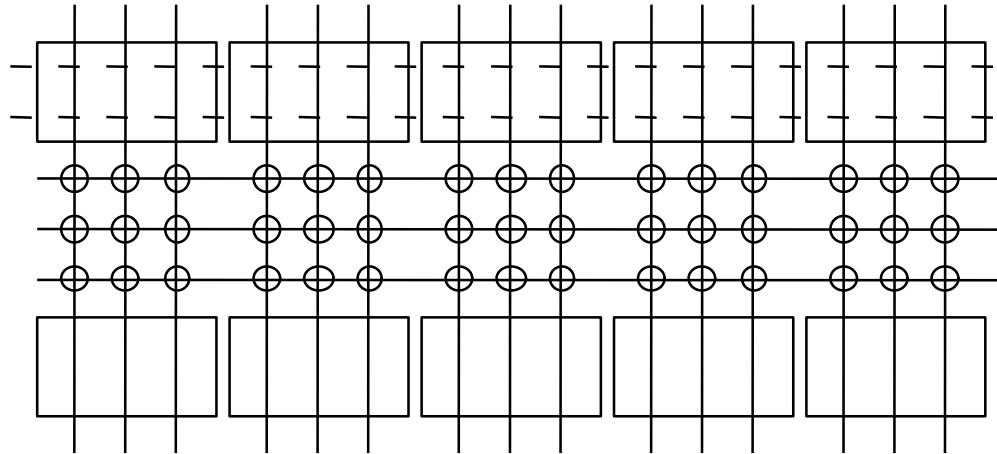


Antifusible: 15 à 20 Volts (typ. 18 Volts) 10mA sur la connexion
⇒ Polycristal Oxyde Nitride Oxyde ⇒ Polycristal conducteur (<math><100\Omega</math>)



bascule et porte
de transmission

Field Programmable Gate Array



Marché en très forte croissance

Intermédiaire entre PAL et Gate Array (programmées par masque)

Architecture :

- tableau de blocs logiques programmables

- canaux de routage

- interconnexions programmables

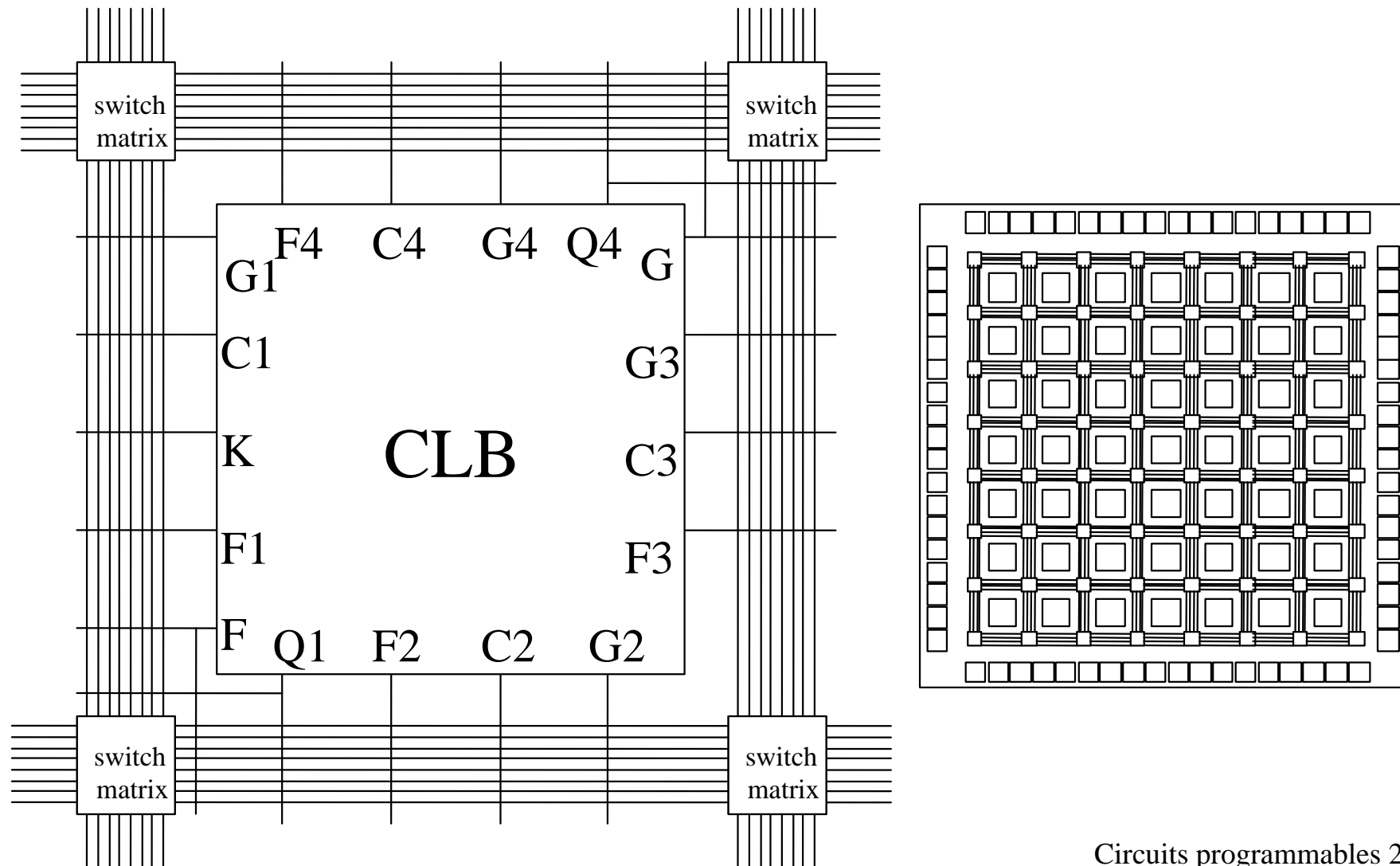
Méthode de programmation

- bascules reliées en série (reconfigurable dynamiquement)

- EPR0M effaçable et reprogrammable

- antifusible à programmation permanente

Tableau de Fonctions XILINX



Bloc diagramme de la fonction CLB

XILINX CLB série 4000

